

(19) KOREAN INTELLECTUAL PROPERTY OFFICE

KOREAN PATENT ABSTRACTS

(11)Publication number: 1020020076937 A
(43)Date of publication of application: 11.10.2002

(21)Application number: 1020010017172
(22)Date of filing: 31.03.2001

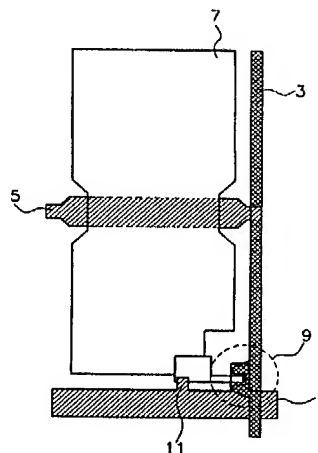
(71)Applicant: BOE HYDIS TECHNOLOGY CO., LTD.
(72)Inventor: KIM, YONG GWAN
KWAK, SANG YEOP

(51)Int. Cl. G02F 1 /136

(54) THIN FILM TRANSISTOR LIQUID CRYSTAL DISPLAY

(57) Abstract:

PURPOSE: A thin film transistor liquid crystal display is provided to easily convert a pixel having bad bright into a dark pixel by forming a repair metal pattern in forming a gate bus line, thereby improving the quality and maximizing the efficiency of a repair work. CONSTITUTION: A thin film transistor liquid crystal display includes a lower board, a plurality of gate bus lines(1) and data bus lines(3) cross-arranged on the lower board to limit a unit pixel, a thin film transistor(9) placed at a cross point of the gate bus line and the data bus line, a common bus line(5) placed at the middle of the unit pixel area in parallel with the gate bus line and applying a common signal, a pixel electrode(7) placed at the unit pixel area and getting contact with the thin film transistor, and a repair metal pattern(11) withdrawn from the gate bus line and placed to a lower part of a drain electrode of the thin film transistor.



copyright KIPO 2003

Legal Status

Date of request for an examination (20060125)

Notification date of refusal decision (00000000)

Final disposal of an application (application)

Date of final disposal of an application (00000000)

Patent registration number ()

Date of registration (00000000)

Number of opposition against the grant of a patent ()

Date of opposition against the grant of a patent (00000000)

Number of trial against decision to refuse ()

Date of requesting trial against decision to refuse ()

BEST AVAILABLE COPY

(19) 대한민국특허청 (KR)
(12) 공개특허공보 (A)

(51) . Int. Cl. ⁷
G02F 1/136

(11) 공개번호 특2002 - 0076937
(43) 공개일자 2002년10월11일

(21) 출원번호 10 - 2001 - 0017172
(22) 출원일자 2001년03월31일

(71) 출원인 주식회사 현대 디스플레이 테크놀로지
경기도 이천시 부발읍 아미리 산 136 - 1

(72) 발명자 김용관
서울특별시중구신당6동52 - 168호4/1
박상엽
경기도수원시장안구신풍동221 - 26신풍빌라101호

(74) 대리인 강성배

심사청구 : 없음

(54) 박막 트랜지스터 액정표시장치

요약

본 발명은 화소를 다크(dark) 또는 브라이트(bright)로 리페어 할 수 있는 박막 트랜지스터 액정표시장치를 개시한다. 개시된 본 발명은 하부 기판; 하부 기판 상에 교차 배열되어 단위 화소를 한정하는 다수개의 게이트 버스 라인 및 데이터 버스 라인; 상기 게이트 버스 라인 및 데이터 버스 라인의 교차점에 배치되는 박막 트랜지스터; 상기 게이트 버스 라인과 평행하며, 단위 화소 영역의 중간에 배치되며, 공통 신호를 인가하는 공통 버스 라인; 및 상기 단위 화소 영역에 배치되며, 상기 박막 트랜지스터와 콘택되는 화소 전극; 및 상기 게이트 버스 라인으로부터 인출되고, 상기 박막 트랜지스터의 드레인 전극 하부까지 배치되는 리페어 금속패턴을 포함하는 것을 특징으로 한다.

대표도
도 2

색인이
LCD, TFT, 리페어, 스토리지 커먼 구조, 화소

명세서

도면의 간단한 설명

도 1은 종래의 기술에 따른 스토리지 온 커먼(storage on common) 구조를 갖는 박막 트랜지스터 액정표시장치의 평면도.

도 2는 본 발명에 따른 스토리지 온 커먼(storage on common) 구조를 갖는 박막 트랜지스터 액정표시장치의 평면도.

도 3a는 상기 도 2의 박막 트랜지스터 부분을 확대한 도면.

도 3b는 상기 도 3a의 "A" 부분을 수직 절단한 단면도.

도 4a 및 도 4b는 본 발명의 리페어 과정을 설명하기 위한 도면.

도면의 주요 부분에 대한 부호의 설명

1: 게이트 버스 라인 3: 데이터 버스 라인

5: 공통 버스 라인 7: 화소 전극

9: 박막 트랜지스터(TFT) 11: 리페어 금속 패턴

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 박막 트랜지스터 액정표시장치에 관한 것으로, 보다 구체적으로는 브라이트(bright) 혹은 다크(dark) 불량을 갖는 화소들을 용이하게 리페어할 수 있는 박막 트랜지스터 액정표시장치에 관한 것이다.

도 1은 종래의 기술에 따른 스토리지 온 커먼(storage on common) 구조를 갖는 박막 트랜지스터 액정표시장치의 평면도로서, 도시된 바와 같이, 기판 상에 게이트 버스 라인(1)과 데이터 버스 라인(3)이 수직으로 교차되어 단위 화소를 한정하고, 교차점 부근에는 스위칭 역할을 하는 박막 트랜지스터(9)가 배치되어 있다. 상기 단위 화소 영역 중심부에는 게이트 버스 라인(1)과 평행하게 공통 신호를 인가하는 공통 버스 라인(5)이 배치되어 있다. 상기 공통 버스 라인(5) 상부에는 절연막(도시하지 않음)을 사이에 두고, 화소 전극(7)이 배치되어 있다.

상기와 같은 구조를 스토리지 온 커먼(storage on common) 구조라하는데, 상기 게이트 버스 라인(1)의 구동 신호에 따라 박막 트랜지스터(9)가 온(on) 상태가 되면, 상기 데이터 버스 라인(3)을 따라 데이터 신호가 박막 트랜지스터(9)의 채널층을 통하여 화소 전극(7)에 인가된다. 이렇게 화소 전극(7)에 신호가 인가되면, 상부 기판의 공통 전극(도시하지 않음)과 전계를 발생시켜 액정을 동작시킨다.

발명이 이루고자 하는 기술적 과제

그러나, 액정표시장치의 어레이 공정에서나 셀 공정에서 화소가 브라이트(bright) 상태 혹은 다크(dark) 상태의 불량이 발생한 경우에 화소 전극과 게이트 버스 라인간의 웰딩(welding)이나, 컷팅(cutting)을 시켜도 단위 화소에 배치된 공통 버스 라인에 의하여 리페어의 효과가 없는 문제점이 있었다.

상기 화소 전극과 게이트 버스 라인을 웰딩에 의하여 쇼트(short)시켜도 공통 버스 라인에 전류가 누설되어 계속해서 브라이트 상태의 불량이 나타나기 때문이다.

아울러 상기와 같은 문제점을 해소하기 위하여 TFT 비아홀과 소오스/드레인 전극부 및 게이트 전극간에 오버랩되는 부분을 웰딩, 쇼트를 유발시킴으로서 타크 화소로 리페어를 실시하는 경우가 제안되기도하나, 상기 오버랩되는 면적이 매우 협소하기 때문에 웰딩을하기 힘들뿐아니라, 자칫 인근 패턴에 손상을 주거나 데이터 또는 게이트 쇼트를 유발시키는 문제가 발생하게된다.

따라서, 본 발명은 게이트 버스 라인 형성시 리페어 금속 패턴을 배치하여 스토리지 온 커먼 구조에서도 용이하게 화소의 브라이트 혹은 다크의 전환이 가능하도록한 박막 트랜지스터 액정표시장치를 제공하는데 그 목적이 있다.

발명의 구성 및 작용

상기한 본 발명의 목적을 달성하기 위하여, 본 발명은 하부 기판; 하부 기판 상에 교차 배열되어 단위 화소를 한정하는 다수개의 게이트 버스 라인 및 데이터 버스 라인; 상기 게이트 버스 라인 및 데이터 버스 라인의 교차점에 배치되는 박막 트랜지스터; 상기 게이트 버스 라인과 평행하며, 단위 화소 영역의 중간에 배치되며, 공통 신호를 인가하는 공통 버스 라인; 및 상기 단위 화소 영역에 배치되며, 상기 박막 트랜지스터와 콘택되는 화소 전극; 및 상기 게이트 버스 라인으로부터 인출되고, 상기 박막 트랜지스터의 드레인 전극 하부까지 배치되는 리페어 금속패턴을 포함하는 것을 특징으로 한다.

본 발명에 의하면, 리페어 금속 패턴에의하여 화소의 브라이트와 다크의 전환을 용이하게하여 액정표시장치의 품질 향상과 제조 수율 향상에 기여할 수 있는 잇점이 있다.

(실시예)

이하, 첨부한 도면에 의거하여 본 발명의 바람직한 실시예를 자세히 설명하도록 한다.

도 2는 본 발명에 따른 스토리지 온 커먼(storage on common) 구조를 갖는 박막 트랜지스터 액정표시장치의 평면도로서, 도시된 바와 같이, 기판 상에 게이트 버스 라인(1)과 데이터 버스 라인(3)이 수직으로 교차되어 단위 화소를 한정하고, 교차점 부근에는 스위칭 역할을하는 박막 트랜지스터(9)가 배치되어 있다. 상기 단위 화소 영역 중심부에는 게이트 버스 라인(1)과 평행하게 공통 신호를 인가하는 공통 버스 라인(5)이 배치되어 있다. 상기 공통 버스 라인(5) 상부에는 절연막을 사이에 두고, 화소 전극(7)이 배치되어 있다. 상기 게이트 버스 라인(1)으로부터 나온 리페어 금속 패턴(11)이 기판 상에 형성되어있는 보호막(도시하지 않음)의 콘택홀 부분까지 배치되어 있다.

도 3a는 상기 도 2의 박막 트랜지스터 부분을 확대한 도면과 도 3b는 상기 도 3a의 "A" 부분을 수직 절단한 단면도이다.

먼저, 도 3a에 도시한 바와 같이, 박막 트랜지스터(9)의 드레인 전극(13b) 영역까지 리페어 금속 패턴(11)이 배치되어 있다.

다음으로, 도 3b에 도시한 바와 같이, 게이트 전극(14)과 리페어 금속 패턴(11)이 형성되어 있는, 유리 기판(10) 상에 게이트 이중 절연막(15a, 15b)이 형성되어 있고, 상기 게이트 절연막(15a) 상에는 절연막(15b), 채널층(17), 오믹 콘택층(18) 및 소오스/드레인 전극(13a, 13b)이 형성되어 있다.

상기 결과물 상에 보호막(19)이 도포한 다음, 드레인 전극(13b)과 화소 전극(7)을 전기적으로 콘택할 콘택홀이 형성한다. 상기 콘택홀이 형성된 보호막(19) 상에는 ITO 금속으로된 화소 전극(7)이 형성되어 있다.

상기와 같은 스토리지 온 커먼 구조를 갖는 액정표시장치의 화소에 브라이트 혹은 다크의 불량이 발생한 경우에는 다음과 같이 리페어를 실시한다.

도 4a 및 도 4b는 본 발명의 리페어 과정을 설명하기 위한 도면이다. 도 4a에 도시한 바와 같이, 화소에 브라이트의 불량 발생 시에는 드레인 전극(13b)과 콘택되어있는 화소 전극(7)과 하부의 리페어 금속 패턴(11)을 웰딩(welding) (23)하여 다크(dark) 상태를 만들어 불량을 제거한다.

도 4b에 도시한 바와 같이, 화소에 다크가 발생한 경우에는 드레인 전극(13b)을 컷팅(25)하거나, 상기 리페어 금속 패턴(11)을 컷팅(cutting)하여 전류를 차단시키고, 브라이트 화소를 만든다.

이와 같이 본 발명은 화소의 다크 불량이나 브라이트 불량이 발생하는 경우 게이트 버스 라인에서 인출된 리페어 금속 패턴을 웰딩하거나 컷팅하여 화소의 브라이트에 대한 다크로의 전환을 쉽게할 수 있는 장점이 있다.

발명의 효과

이상에서 자세히 설명된 바와 같이, 본 발명에 의하면, 다음과 같은 효과가 발휘된다.

스토리지 온 커먼(storage on common) 구조를 갖는 액정표시장치가 브라이트(bright) 혹은 다크(dark)의 불량을 리페어(repaire)하기 힘든 점을 감안하여, 게이트 버스 라인 형성시 리페어 금속 패턴을 형성하여 브라이트(bright) 불량을 갖는 화소에 대한 다크(dark) 화소로의 전환이 용이하여 품질 향상과 리페어 작업의 효과를 극대화할 수 있는 장점이 있다.

본 발명은 상기한 실시 예에 한정되지 않고, 이하 청구 범위에서 청구하는 본 발명의 요지를 벗어남이 없이 당해 발명이 속하는 분야에서 통상의 지식을 가진 자라면 누구든지 다양한 변경 실시가 가능할 것이다.

(57) 청구의 범위

청구항 1.

하부 기판;

하부 기판 상에 교차 배열되어 단위 화소를 한정하는 다수개의 게이트 버스 라인 및 데이터 버스 라인;

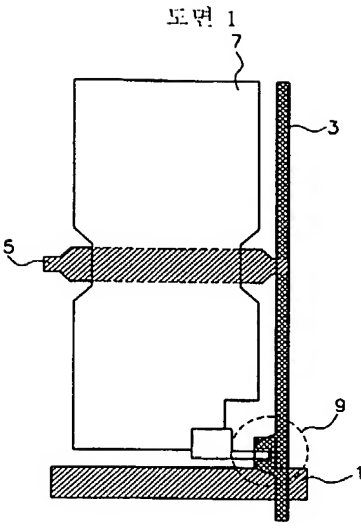
상기 게이트 버스 라인 및 데이터 버스 라인의 교차점에 배치되는 박막 트랜지스터;

상기 게이트 버스 라인과 평행하며, 단위 화소 영역의 중간에 배치되며, 공통 신호를 인가하는 공통 버스 라인; 및

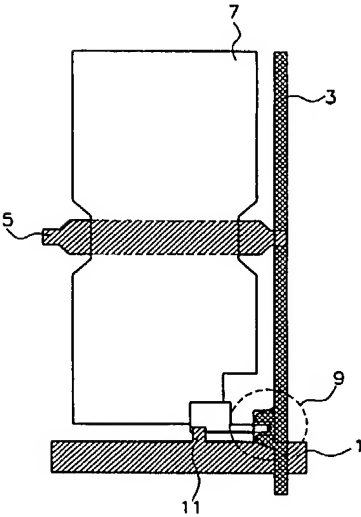
상기 단위 화소 영역에 배치되며, 상기 박막 트랜지스터와 콘택되는 화소 전극; 및

상기 게이트 버스 라인으로부터 인출되고, 상기 박막 트랜지스터의 드레인 전극 하부까지 배치되는 리페어 금속패턴을 포함하는 것을 특징으로 하는 박막 트랜지스터 액정표시장치.

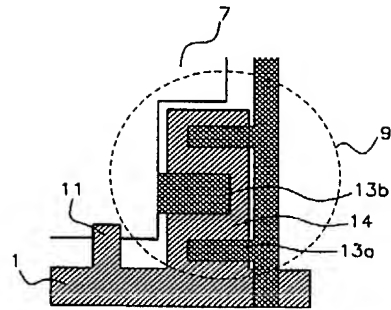
도면



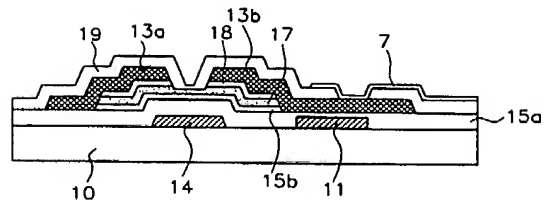
도면 2



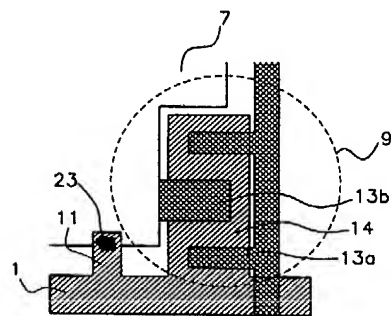
도면 3a



도면 3b



도면 4a



도면 4b

